



별첨 사본은 아래 출원의 원본과 동일함을 증명함.

This is to certify that the following application annexed hereto  
is a true copy from the records of the Korean Intellectual  
Property Office.

출원 번호 : 10-2003-0015503  
Application Number

출원 년 월 일 : 2003년 03월 12일  
Date of Application MAR 12, 2003

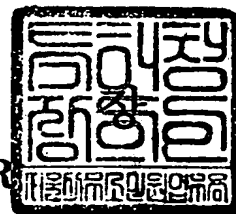
출원인 : 삼성전자주식회사  
Applicant(s) SAMSUNG ELECTRONICS CO., LTD.



2003 년 04 월 25 일

특 허 청

COMMISSIONER



## 【서지사항】

【서류명】	특허출원서
【권리구분】	특허
【수신처】	특허청장
【제출일자】	2003.03.12
【발명의 명칭】	무연 솔더범프 제조 방법
【발명의 영문명칭】	Method of fabricating Pb-free solder bumps
【출원인】	
【명칭】	삼성전자 주식회사
【출원인코드】	1-1998-104271-3
【대리인】	
【성명】	허성원
【대리인코드】	9-1998-000615-2
【포괄위임등록번호】	2003-002172-2
【대리인】	
【성명】	윤창일
【대리인코드】	9-1998-000414-0
【포괄위임등록번호】	2003-002173-0
【발명자】	
【성명의 국문표기】	장세영
【성명의 영문표기】	JANG, SE YOUNG
【주민등록번호】	740910-2162017
【우편번호】	440-852
【주소】	경기도 수원시 장안구 파장동 469-25
【국적】	KR
【우선권주장】	
【출원국명】	KR
【출원종류】	특허
【출원번호】	10-2002-0082446
【출원일자】	2002.12.23
【증명서류】	첨부
【심사청구】	청구

1020030015503

출력 일자: 2003/4/28

【취지】

특허법 제42조의 규정에 의한 출원, 특허법 제60조의 규정에 의한 출원심사를 청구합니다. 대리인

허성원 (인) 대리인

윤창일 (인)

【수수료】

【기본출원료】

14 면 29,000 원

【가산출원료】

0 면 0 원

【우선권주장료】

1 건 26,000 원

【심사청구료】

6 항 301,000 원

【합계】

356,000 원

**【요약서】****【요약】**

본 발명은 무연 솔더범프 제조 방법에 있어서, 전극패드가 개방된 보호층을 갖는 웨이퍼를 제공하는 단계; 상기 웨이퍼 상에 금속기저층을 형성하는 단계; 상기 전극패드에 대응하는 부분을 제외한 상기 금속기저층 상에 포토레지스트를 리소그래피하는 단계; 상기 전극패드에 대응하는 금속 기저층 상에 구리층을 형성하는 단계; 상기 구리층 상에 솔더를 도금하는 단계; 상기 포토레지스트를 제거하는 단계; 및 상기 솔더를 마스크로 이용하여 상기 금속기저층을 에칭하는 한편, 상기 솔더를 리플로우하여 솔더범프를 제조하는 단계를 포함하는 것을 특징으로 한다. 이에 따라 솔더의 리플로우시 구리가 솔더로 확산되게 하여 1원계 또는 2원계 주석도금만으로 2원계 또는 3원계 무연 솔더 범프를 용이하게 제조할 수 있고, 공정단가가 저렴하며 도금의 관리가 용이한 무연솔더범프를 제조할 수 있다.

**【대표도】**

도 2b

**【명세서】****【발명의 명칭】**

무연 솔더범프 제조 방법{Method of fabricating Pb-free solder bumps}

**【도면의 간단한 설명】**

도 1은 본 발명에 따른 무연 솔더범프의 제조 공정을 나타낸 단면도이며,

도 2는 본 발명에 따른 솔더의 리플로우시 구리의 솔더로의 확산을 나타낸 단면도이다.

**【발명의 상세한 설명】****【발명의 목적】****【발명이 속하는 기술분야 및 그 분야의 종래기술】**

<3> 본 발명은 플립 칩(Flip chip) 방식의 반도체 소자의 접속 단자인 범프를 형성하는 방법에 관한 것으로, 더욱 구체적으로는 무연 솔더범프의 형성이 용이하고, 공정단가가 저렴하며 도금의 관리가 용이한 무연 솔더범프의 제조방법에 관한 것이다.

<4> 플립 칩 방식은, 반도체 웨이퍼의 전극패드와 리드프레임의 내부리드를 금선 와이어를 통해 전기적으로 연결시키는 기존의 와이어 본딩 방식과는 달리, 반도체 웨이퍼와 반도체 웨이퍼가 실장되는 인쇄회로기판의 접속단자를, 반도체 웨이퍼상에 형성된 범프가 연결시키는 방식이다.

<5> 범프를 반도체 웨이퍼의 전극패드상에 형성하기 위하여, 종래에는 납(Pb)과 주석(Sn)을 주성분으로 하는 솔더(Solder)를 알루미늄(Al)과 같은 금속성의 전극패드상에 전기도금 한 후 이를 리플로우(Reflow)하였다. 솔더를 리플로우 하는 과정에서 전극패드와



솔더 사이에 발생하는 확산을 방지하기 위하여 소위 금속기저층(UBM, Under Bump Matallization)이라 불리는 중간물질을 개재시킨다.

<6> 한편 나날이 증대되는 환경문제로 인하여 전자제품에 있어 납의 사용을 제한하는 법률의 시행이 유럽과 일본을 시작으로 전 세계적으로 구체화되고 있는데, 유럽(EU)의 자동차 폐차 리사이클 법안은 오는 2004년부터 납 함유 솔더를 규제 대상으로 하고 있으며, 일본도 폐제법과 가전제품의 리사이클법을 제정하여 폐가전제품에 대한 납회수를 의무화하고 있다. 이에 따라 기존의 납을 포함하는 전자제품의 공정을 무연솔더로 전환해야 하며 반도체 웨이퍼에서의 솔더범프도 무연솔더를 사용하여 형성해야 할 필요성이 증가하게 되었다.

<7> 따라서 종래에 일반적으로 사용되던 납-주석 솔더재료를 대체하기 위하여 주석-은-구리, 주석-은 또는 주석-구리의 조성을 가지는 2원계 또는 3원계 합금 솔더재료가 일반적으로 사용되고 있다.

<8> 그러나 상기와 같은 무연솔더 도금액은, 주석과 구리 등의 합금조성의 변화에 따라 녹는점이 급격하게 변하므로 270℃의 리플로우 공정온도에서 사용가능한 솔더의 조성 영역이 약 3 내지 7% 범위로 매우 좁게 된다는 단점이 있고, 특히 미량으로 첨가되는 구리와 은의 경우는 1 내지 2%의 추가 함량이 합금의 녹는점을 10℃이상 증가시켜 접속 불량을 발생시킬 수 있다. 따라서 이들 합금의 조성비는 매우 정확하게 맞추어 져야 한다. 또한 종래 2원계 또는 3원계 합금 무연솔더는 주석보다 환원 전위값이 높은 은과 구리가 우선적으로 도금되는 현상이 있어 이를 억제하기 위해서 킴플렉싱 에이전트 (complexing agent)가 사용되었으나, 이러한 킴플렉싱 에이전트는 그 가격이 매우 높으므로 공정의 단가가 높아진다는 문제점이 있다.

**【발명이 이루고자 하는 기술적 과제】**

<9> 따라서 본 발명의 목적은, 무연 솔더의 구성원소 중 하나인 구리를 솔더범프의 하단부에 위치하는 금속기저층상에 적층하는 것에 의하여, 솔더의 리플로우시 구리가 솔더로 확산되게 하여 2원계 또는 3원계 무연 솔더 범프를 용이하게 제조하는 것이다. 이에 의해 1원계 주석도금만으로 2원계 무연 솔더범프를, 혹은 2원계 주석-은 도금만으로 주석-은-구리의 3원계 무연솔더 범프를 용이하게 형성할 수 있으며, 공정단가가 저렴하며 도금의 관리가 용이한 무연솔더범프를 제조할 수 있다.

**【발명의 구성 및 작용】**

<10> 상기 목적은, 본 발명에 따라, 무연 솔더범프 제조 방법에 있어서, 전극패드가 개방된 보호층을 갖는 웨이퍼를 제공하는 단계; 상기 웨이퍼 상에 금속기저층을 형성하는 단계; 상기 전극패드에 대응하는 부분을 제외한 상기 금속기저층 상에 포토레지스트를 리소그래피하는 단계; 상기 전극패드에 대응하는 금속 기저층 상에 구리층을 형성하는 단계; 상기 구리층 상에 솔더를 도금하는 단계; 상기 포토레지스트를 제거하는 단계; 및 상기 솔더를 마스크로 이용하여 상기 금속기저층을 에칭하는 한편, 상기 솔더를 리플로우하여 솔더범프를 제조하는 단계를 포함하는 것에 의하여 달성된다.

<11> 여기서, 상기 솔더는 주석이며 여기에 은을 더 포함할 수 있다.

<12> 한편 상기 리플로우 단계는 230 내지 270℃에서 1분 내지 20분간 수행하는 것이 바람직하다.

<13> 또한 상기 구리층은 5 내지 20 $\mu\text{m}$ 의 두께로 형성되는 것이 효과적이다.

- <14>      상기 금속기저층은, 상기 웨이퍼에 최초로 접촉되는 층이 티타늄(Ti), 텅스텐(W), 크롬(Cr) 또는 텅스텐화티타늄(TiW) 중 어느 하나이고, 상기 웨이퍼의 최초 접촉층의 상부의 층이 구리(Cu), 니켈(Ni), 니켈-바나듐(Ni-V), 또는 구리-니켈(Cu-Ni) 합금 중 어느 하나인 것이 바람직하다.
- <15>      이하, 첨부도면을 참조하여 본 발명에 대해 상세히 설명한다.
- <16>      도 1a는 전극패드(12)가 개방된 보호층(14)을 갖는 반도체 웨이퍼(10)가 형성되어 있는 상태이고 도 1b는 그 상부에 금속기저층(UBM; Under Bump Metallization)(20)이 형성되어 있는 상태이다. 금속기저층은, 솔더(Solder)를 알루미늄(Al)과 같은 금속성의 전극패드(12)상에 전기도금 한 후 리플로우(Reflow)과정을 거칠 때, 이 과정에서 전극패드(12)와 솔더 사이에 발생하는 확산을 방지하고, 전해도금 공정시에 웨이퍼 전면적을 연결하는 전기적인 통로를 제공하며, 플립 칩 접합시에 전극패드(12)와 솔더범프(32,34)간의 계면 접합력을 증대시키기 위하여 개재되는 것이다. 금속기저층(20)에서 웨이퍼에 최초로 접촉되는 층인 제1층(16)은 티타늄(Ti), 텅스텐(W), 크롬(Cr) 또는 텅스텐화티타늄(TiW) 중 어느 하나이고, 상기 웨이퍼의 최초 접촉층의 상부의 층인 제2층(18)은 구리(Cu), 니켈(Ni), 니켈-바나듐(Ni-V) 또는 구리-니켈(Cu-Ni) 합금 중 어느 하나로 구성될 수 있다. 이러한 금속기저층(20)은 스퍼터링을 이용하여 순차적으로 형성시키며 반도체 웨이퍼(10)와의 접착력 및 계속적인 공정수행에서도 손상되지 않아야 할 것 등이 고려되어 져야 하다.
- <17>      그리고 도 1c에서와 같이, 전극패드(12)에 대응하는 부분을 제외한 상기 금속기저층(20) 상에 포토레지스트(photoresist)(30)를 리소그래피하고 도 1d에서와 같이 전극패드(12)에 대응하는 금속 기저층(20) 상에 구리층(22)을 형성한다. 그리고 나서 솔더(32)



를 구리층(22) 상에 도금(도 1e)하면 솔더가 구리층(22)과 직접 접촉할 수 있다. 이때, 구리층(22)은 5 내지 20 $\mu$ m의 두께가 바람직하다.

<18> 그 후, 도 1f에 나타나 있는 바와 같이, 포토레지스트(30)를 제거하고 마지막으로 솔더(32)를 마스크로 이용하여 금속기저층(20)을 에칭(미도시)한다. 그리고나서 최종적으로, 솔더(32)를 리플로우한다. 도 2a는 리플로우 과정에서 구리층(22)의 구리가 솔더(32)로 확산되는 것을 나타내며 도 2b는 구리가 솔더(32)로 확산되어 주석-구리의 2원계 솔더범프(34)가 형성되는 것을 나타낸다.

<19> 리플로우는 230 내지 270℃의 온도를 가지는 유기용매 내에서 행하는 것이 바람직하다. 솔더가 주석으로만 이루어진 경우, 리플로우시 주석의 용융점인 232℃이상이 되면 금속기저층의 최상층인 구리가 주석쪽으로 확산되고 솔더의 주석도 구리쪽으로 확산된다. 이들 확산된 이종의 원자 중 일부는 계의 에너지를 낮추기 위하여 계면에서 구리-주석간 금속 화합물 층을 형성하게 되지만 일부의 구리원자들은 리플로우 후에도 솔더범프 내에 일정량 존재하게 된다.

<20> 한편 솔더는 주석을 주원소로 하여 여기에 은을 더 포함할 수 있다. 이는 주석-은의 2원계 무연합금으로, 주석-은-구리의 3원계 무연합금에 비하여 상대적으로 비율 조정이 용이하다. 본 발명에서는 리플로우의 온도 및 시간을 조정하는 것에 의해 솔더(32)에 구리가 확산되는 양을 조절하므로, 공정단가가 높고 품질관리가 어려운 3원계 범프형성 공정을 2원계의 범프형성 공정으로 단축할 수 있다.

<21> 다음의 표1은 층의 구조가 상이한 금속기저층에 주석/3.5g은 합금을 전해도금한 후, 온도 및 시간을 달리하여 리플로우를 거친 다음, 솔더범프 상단부의 구리의 함량을 EDX(Energe Dispersive X-ray Spectroscopy)로 분석한 결과이다. 표1에 의하면 1분 리플

로우 공정 이후, 솔더범프의 구리 함량이 열처리 조건에 따라 약 1.5 내지 3%에 이른 것을 알 수 있다. 이 결과는 약 150마이크로 이하의 작은 크기를 가지는 무연솔더범프를 형성하기 위한 약 1%의 미량의 구리첨가를 위해 구리를 도금공정에서 별도로 투입할 필요가 없음을 명백히 보여준다.

<22> 표1.주석/3.5g은 솔더범프를 층의 구조가 상이한 금속기저층상에서 리플로우 공정을 한후의 솔더범프 내의 구리 함량

금속기저층의 종류	1분 리플로우	20분 리플로우	1분 리플로우 공정후 1000시간 열처리
TiW/Cu/electroplated Cu	2.2+/-0.9	2.6+/-0.9	1.5+/-0.2
Cr/Cr-Cu/Cu	1.2+/-0.1	2.9+/-0.5	1.7+/-0.6
NiV/Cu	1.7+/-0.1	2.3+/-0.3	1.5+/-0.4

<24> 한편 대기중 산소의 함량을 제한한 질소 분위기의 일반적인 리플로 오븐에서 플럭스를 도포하고 솔더범프를 용융시킬 수도 있다. 이와 같은 솔더범프의 리플로우는 금속기저층의 에칭후, 또는 그 이전에 행해질 수 있다.

<25> 상기에서 구체적으로 설명한 바와 같이, 본 발명에 따르면, 금속기저층상의 구리를 솔더로 확산시키는 것에 의해, 2원계 또는 3원계 솔더 합금 도금액을 제조하지 아니하고도 솔더범프에 함유되는 구리의 비율을 용이하게 맞추는 것이 가능하다.

#### 【발명의 효과】

<26> 이상 설명한 바와 같이, 본 발명에 따르면, 금속기저층상에 구리를 적층하는 것에 의해, 솔더의 리플로우시 구리가 솔더로 확산되게 하여 1원계 또는 2원계 주석도금만으로 2원계 또는 3원계 무연 솔더 범프를 용이하게 제조할 수 있다.

<27>        이에 의해 공정단가가 저렴하며 도금의 관리가 용이한 무연솔더범프를 제조할 수  
있다.

**【특허청구범위】****【청구항 1】**

무연 솔더범프 제조 방법에 있어서,  
전극패드가 개방된 보호층을 갖는 웨이퍼를 제공하는 단계;  
상기 웨이퍼 상에 금속기저층을 형성하는 단계;  
상기 전극패드에 대응하는 부분을 제외한 상기 금속기저층 상에 포토레지스트를 리소그래피하는 단계;  
상기 전극패드에 대응하는 금속 기저층 상에 구리층을 형성하는 단계;  
상기 구리층 상에 솔더를 도금하는 단계;  
상기 포토레지스트를 제거하는 단계; 및,  
상기 솔더를 마스크로 이용하여 상기 금속기저층을 에칭하는 한편, 상기 솔더를 리플로우하여 솔더범프를 제조하는 단계를 포함하는 것을 특징으로 하는 무연 솔더범프 제조 방법.

**【청구항 2】**

제1항에 있어서,  
상기 솔더는 주석인 것을 특징으로 하는 무연 솔더범프 제조 방법.

**【청구항 3】**

제2항에 있어서,  
상기 솔더는 은을 더 포함하는 것을 특징으로 하는 무연 솔더범프 제조 방법.

**【청구항 4】**

제1항에 있어서,

상기 리플로우 단계는 230 내지 270℃에서 1분 내지 20분간 수행하는 것을 특징으로 하는 무연 솔더범프 제조 방법.

**【청구항 5】**

제1항에 있어서,

상기 구리층은 5 내지 20 $\mu$ m의 두께로 형성되는 것을 특징으로하는 무연 솔더범프 제조 방법.

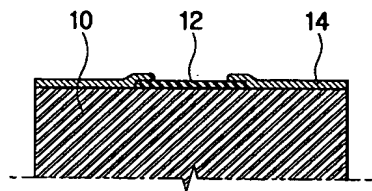
**【청구항 6】**

제1항에 있어서,

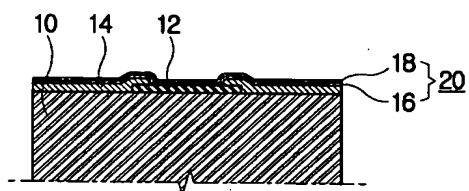
상기 금속기저층은, 상기 웨이퍼에 최초로 접촉되는 층이 티타늄(Ti), 텅스텐(W), 크롬(Cr) 또는 텅스텐화티타늄(TiW) 중 어느 하나이고, 상기 웨이퍼의 최초 접촉층의 상부의 층이 구리(Cu), 니켈(Ni), 니켈-바나듐(Ni-V) 또는 구리-니켈(Cu-Ni) 합금 중 어느 하나인 것을 특징으로 하는 무연 솔더범프 제조 방법.

【도면】

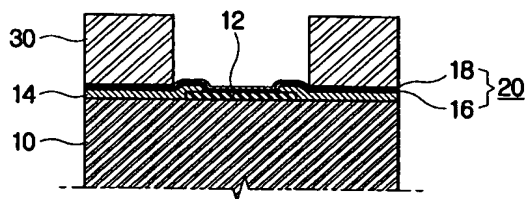
【도 1a】



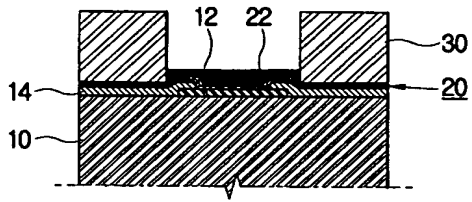
【도 1b】



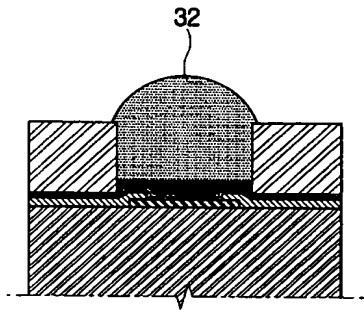
【도 1c】



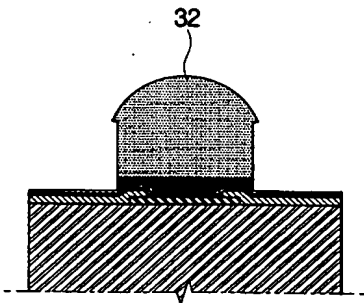
【도 1d】



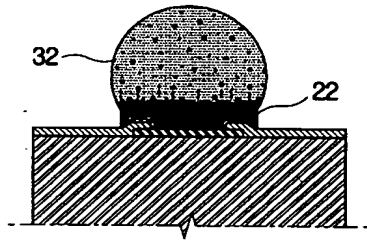
【도 1e】



【도 1f】



【도 2a】



【도 2b】

